

Embedded
Multicore
Consortium

www.embeddedmulticore.org

組込みマルチコアコンソーシアム

ハードベンダ/ソフトベンダ/メーカを繋ぎマルチコア活用を支援

2019-11

名古屋大学 枝廣 正人

イーソル(株) 権藤 正樹

ガイオテクノロジー(株) 岩井 陽二

組み込みマルチコアの課題

- マルチコアプロセッサはアーキテクチャの自由度が高く、各種ツールやプラットフォーム支援が重要
- 様々な並列化手法、ライブラリ、ツールを組合せるには様々な知見が必要
- システムベンダから半導体ベンダまで、すべての関連技術の協働が必要
- 関連業界で協力・連携し、(1) 活用支援、(2) ビジネス推進、(3) 市場の活性化貢献を実現することが必要

様々なベンダや大学が集まり連携するための場が求められている
→2014年10月組み込みマルチコアコンソーシアムを設立

コンソーシアム活動

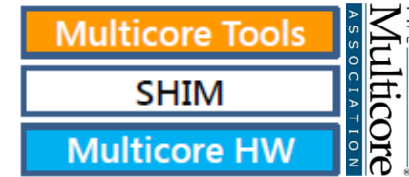
- マルチコア向け開発支援ツールのためのハードウェア抽象化記述SHIM標準化と導入支援 (SHIM委員会)
 - SHIM (Software-Hardware Interface for Multi-Many-Core)
 - SHIM WG, Multicore Association (Chair: M. Gondo (eSOL))
 - NEDO省エネPJから仕様提案、MCA標準として2015年2月V1.0、2019年1月V2.0、2019年秋IEEE標準に
- リファレンスとしてSHIMを利用したマルチコア向け設計支援ツール群を開発
 - MCAとしても公開するSHIM Editorと性能計測ツールに加え、設計支援ツール群を会員向けに無償公開。所定の期間経過後に一般にも公開する可能性有
 - モデルベース並列化委員会
- 様々な並列化手法の知見共有とガイドラインの検討
 - マルチコア適用委員会
- セミナー開催、技術情報提供、MCAとの連携

SHIM委員会

- WG構成
 - 委員長：権藤（イーソル）
- 活動計画
 - 定例委員会を開催
- 期間：2015/3～2020/3（原則として継続）
- 対象：SHIM仕様及びその適用
- 最近の話題
 - SHIM v2.0、2019年1月MCAより公開、今秋IEEE標準に
 - パイプラインアーキテクチャ、メモリ階層、バス・ネットワーク、電力、ヘテロジニアス構造、などを強化

SHIMとは

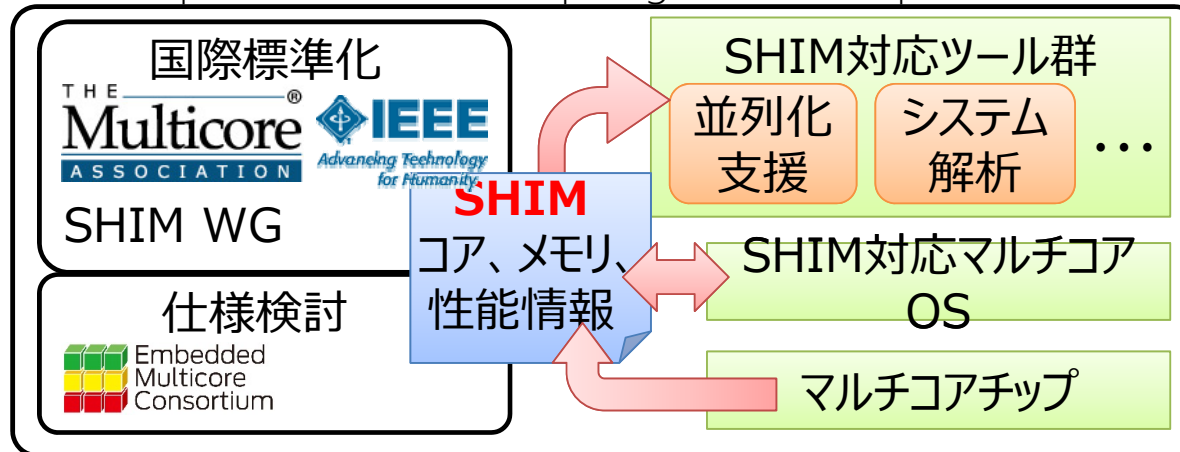
Software-Hardware Interface for Multi-many-core



- 多様なマルチコアチップを抽象化したXML記述
 - コア種類・数、メモリ配置、アドレスマップ、通信、コア→メモリ性能情報等が、数百ページの説明書を読まずとも、機械的に読める
 - 性能情報の例：コアAからメモリ番地Xにアクセスしたときの(best, typ, worst)レイテンシ（右下図参照）
 - ツール群、OS等がSHIM対応することにより、多様なマルチコアチップを共通的に扱えるようにすることが目的

SHIM仕様書 <http://www.multicore-association.org/workgroup/shim.php>

Open SHIM Github <https://github.com/openshim/shim>



```
<MasterSlaveBinding slaveComponentRef="LRAM_B"
  <Accessor masterComponentRef="CPU_BOCOP2">
  <PerformanceSet>
  <Performance>
  <accessTypeRef>Instruction_Fetch</acc
  <Pitch best="1.0" typical="1.0" worst
  <Latency best="1.0" typical="1.0" wor
  </Performance>
  <Performance>
  <accessTypeRef>Load_Aligned_Byte</acc
  <Pitch best="1.0" typical="1.0" worst
  <Latency best="1.0" typical="1.0" wor
  </Performance>
```

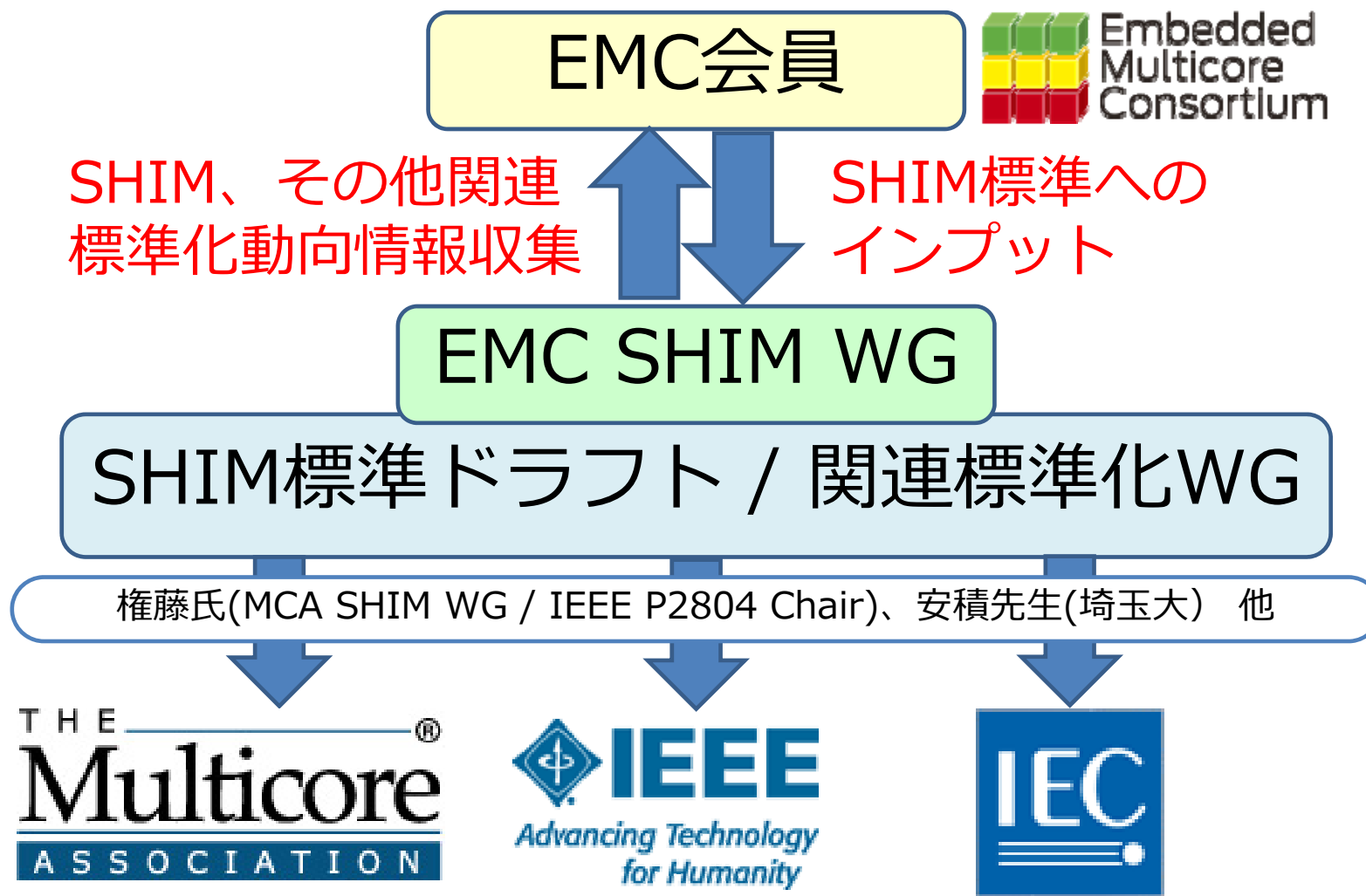
コア→メモリ性能情報
SHIM記述例

SHIM2.0がIEEE標準に！

- SHIM2.0では以下の課題について強化
 - ヘテロジニアス対応 / LLVM-IRでは表しきれない命令
 - ハードウェアが持つ画処理・知能処理関数アクセラレータ等
 - 電力見積
 - DVFS (Dynamic Voltage & Frequency Scaling)
 - 通信競合
 - 特にマルチコアでの見積に重要
 - アーキテクチャの表現強化
 - Out-of-Order, SIMDなど
 - キャッシュ/メモリアーキテクチャの表現強化
 - モジュール化による記述量削減
 - etc.
- IEEE標準として承認

The screenshot shows the IEEE Standards Association website. The main heading is "P2804 - IEEE Draft Standard for Software-Hardware Interface for Multi-Many-Core". Below the heading are two buttons: "BUY THIS DRAFT" and "ACCESS VIA SUBSCRIPTION". The page also features a navigation menu with "Standards", "Products & Services", "Technologies & Initiatives", "Participate", "MAC ADDRESS", and "BUY STANDARDS". A search bar is visible at the top right. The page is categorized as "Project" and "Active".

SHIM委員会と会員メリット



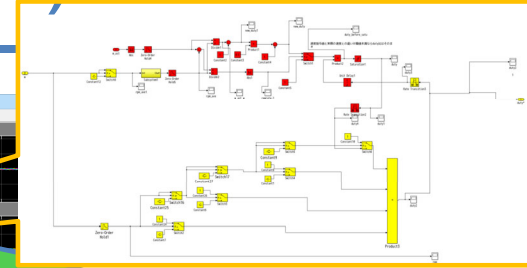
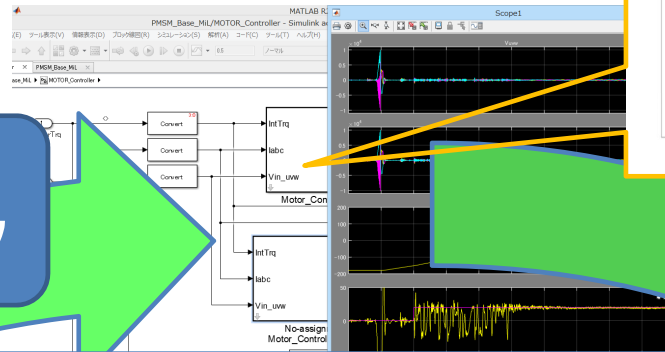
モデルベース並列化委員会 (MBP)

- WG構成
 - 委員長：枝廣（名大）
- 活動計画
 - 定例委員会を開催
- 期間：2015/3～2020/3（原則として継続）
- 対象：Simulinkモデルベースからマルチコア向けの設計方法論

- 資料参照（名古屋大学ブースD-11-12で紹介）
 - ヘテロジニアス・アーキテクチャ対応
 - 開発プロセス・ツール体系

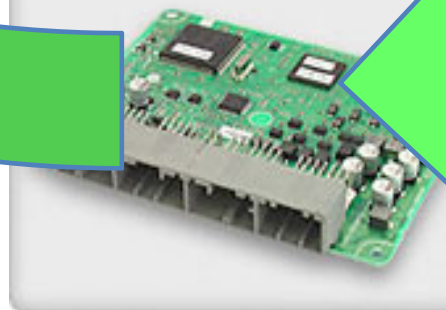
モデルベース並列化 (MBP)

制御設計に
フィードバック



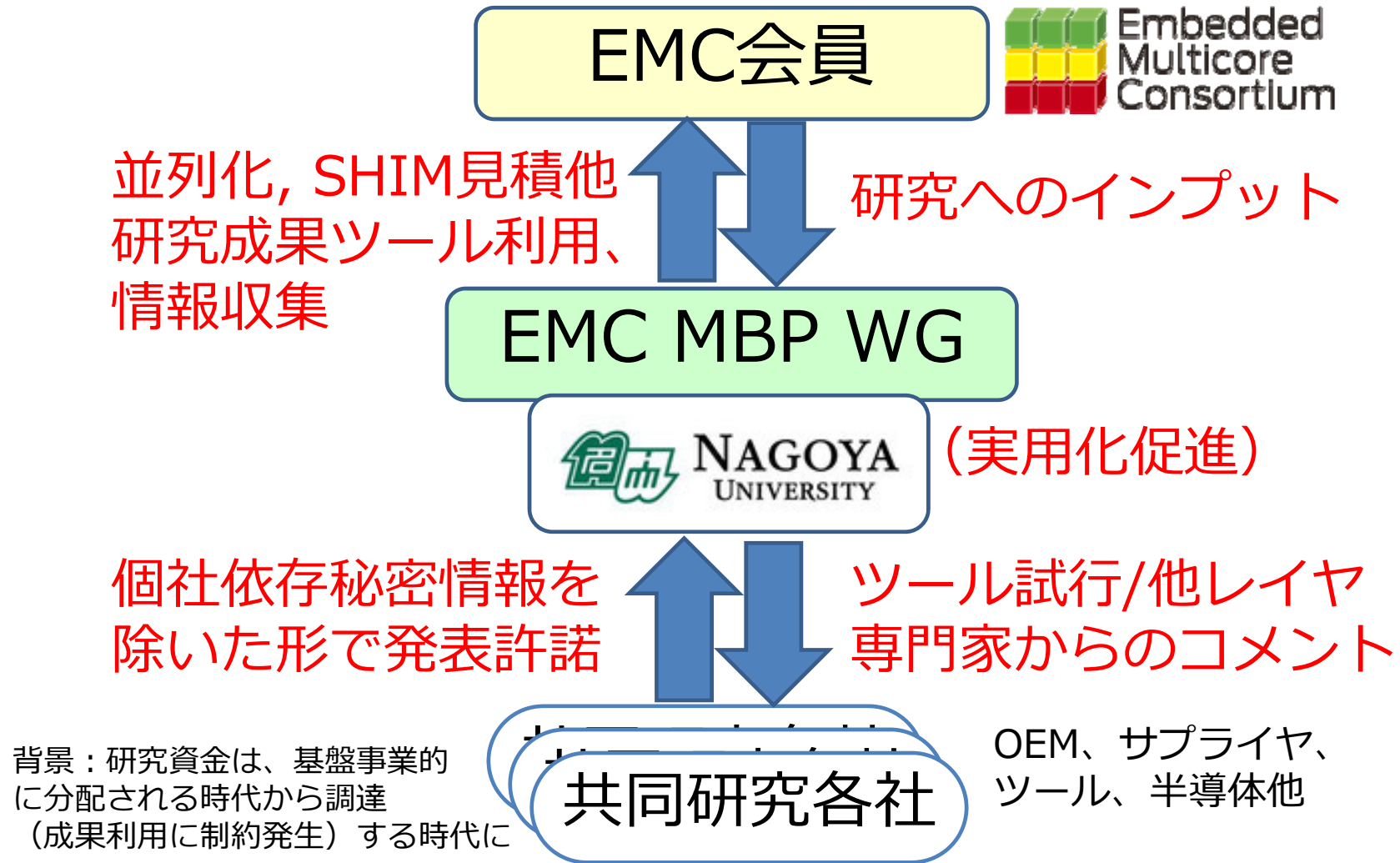
制御設計での並列性考慮が
実機での制御性能・実装性能の鍵

ハイブリッド専用ECU



モデルレベルで
並列性を抽出し、
並列化コード生成

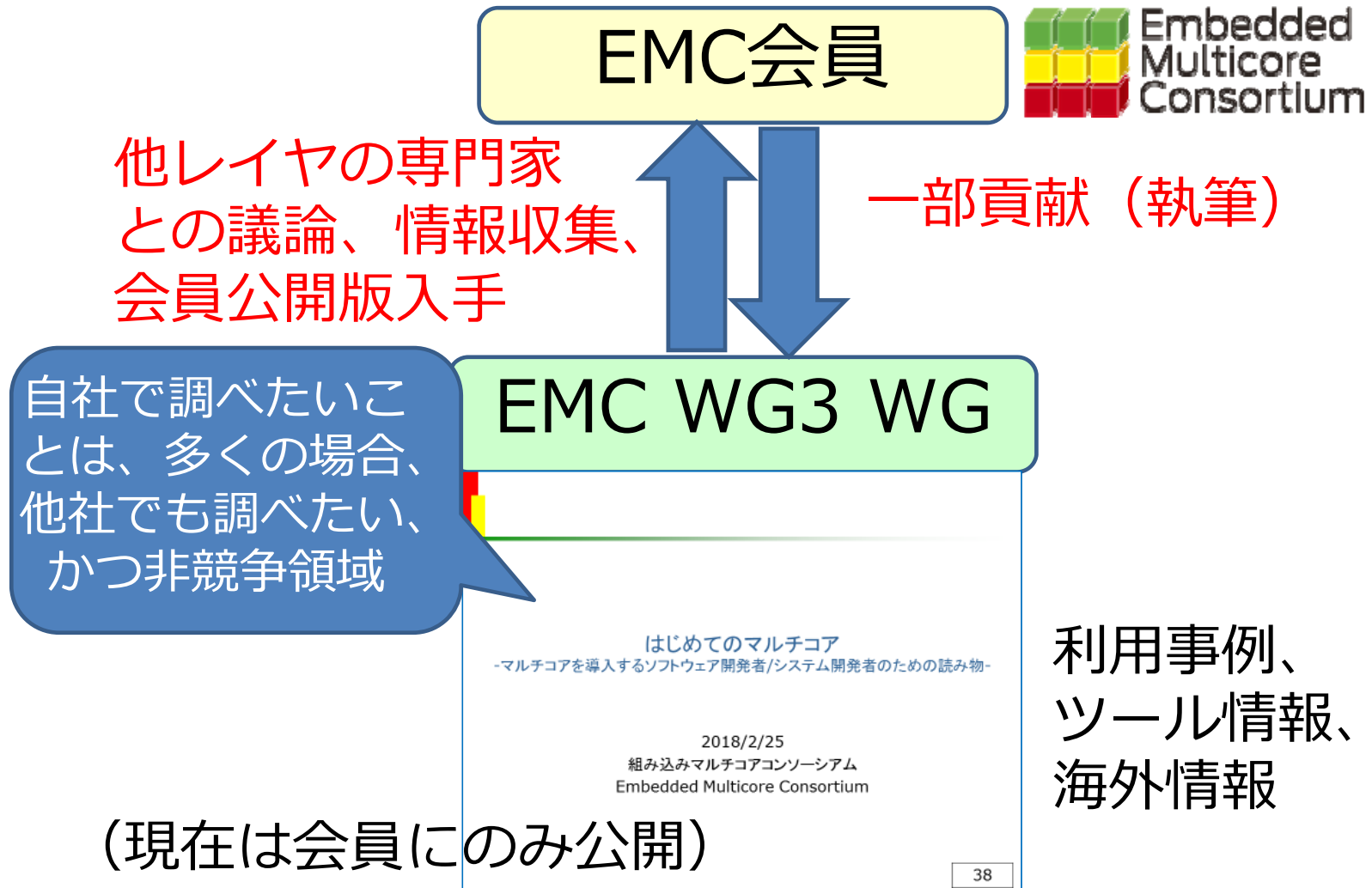
MBP委員会と会員メリット



マルチコア適用委員会 (WG3)

- WG構成
 - 委員長：岩井（ガイオテクノロジー）
- 活動計画
 - 定例委員会を開催
- 期間：2017/1～2020/3（原則として継続）
- 対象：マルチコアを積極的に活用する方法やマテリアル
- 最近の話題
 - 「マルチコア技術導入ガイド」
 - 講演「『マルチコア技術導入ガイド』の紹介」
 - 知見のフィードバック
 - マルチコアに関する相談⇒アンケート
 - 実証プロジェクト

マルチコア適用委員会と会員メリット

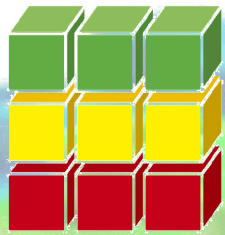


今後のEMC

- SHIM2.0のIEC標準化、SHIM3へ
- MBPをはじめとしたツール類の会員向け公開
- マルチコアに関する知見のフィードバック
 - アンケートにご記入ください
- マルチコア設計に関する仮想プロジェクト

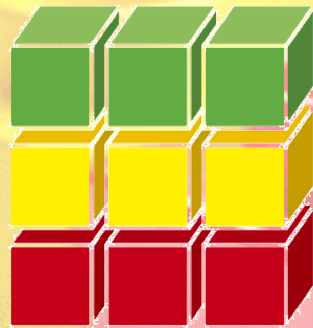
メンバーシップ

- 会員（2019年11月現在14団体）
 - アイシン精機、ルネサス エレクトロニクス、NSITEXE、eSOL、ガイオテクノロジー、萩原エレクトロニクス、三菱電機、大阪大学、埼玉大学、名古屋大学、早稲田大学アドバンスドマルチコアプロセッサ研究所、他
 - 相互協力：JASA、MCA(Multicore Association)
- メンバーシップ構成
 - 正会員（入会金なし、年会費20万） 準会員、特別会員
 - 詳細は <http://www.embeddedmulticore.org/>
- (参考) SHIM WG Primary Contributing Members
 - Cavium Networks, CriticalBlue, eSOL, Freescale, Nagoya University, PolyCore Software, Renesas, Texas Instruments, TOPS Systems, Vector Fabrics, and Wind River.



Embedded
Multicore
Consortium

www.embeddedmulticore.org

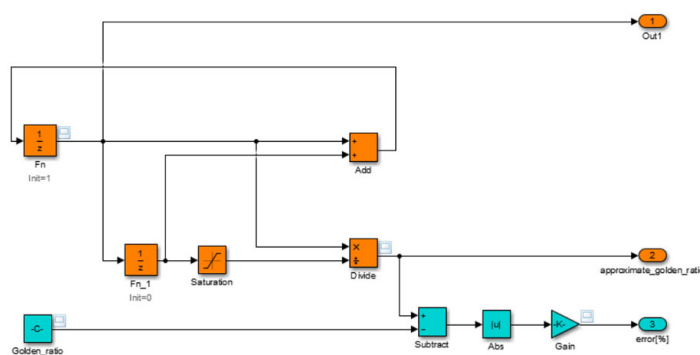


Embedded
Multicore
Consortium

www.embeddedmulticore.org

これまでの一般向け公開成果

- MCA MPP和訳 (Multicore Programming Practice)
 - マルチコアを利用するための基本知識とベストプラクティス集
 - 2017.3組込みマルチコアコンソーシアムダウンロードページに公開
 - 2019.11現在 約2300アクセス、547ダウンロード
- モデルベース並列化サンプル
 - 簡単なサンプルモデルと結果



並列化モデル

データ読み書き間の依存性は計算の部分的な順序を決定する。順序を制限するデータ依存には3つのタイプがあり、真のデータ依存、逆依存、出力依存がある。(図8)

真のデータ依存は、あるデータ値への書き込みが終わるまでは読み込みができないような操作間の順序を示す。これはアルゴリズム内の基本的な依存であるが、このデータ依存性の影響を最小化するようアルゴリズムを改良することもできる場合もある。

MPP

これまでの会員向け公開成果

- マルチコア技術導入ガイド
 - 主にマルチコア特有の技術に関し、基本的な事項を経験豊かな専門家によってわかりやすく解説
- SHIM利用文書およびサンプルプログラム類
- モデルベース並列化プログラム類
 - 簡単なモデルで動作する評価版バイナリ

1-2 可視化を行う理由 (2) OSオブジェクト状態の可視化

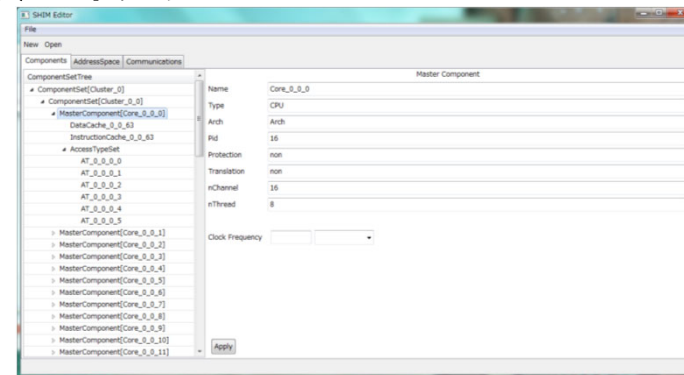
組込みシステムではOS (RTOS) を使う事が多い、RTOSはOSオブジェクトの状態をログとして記録する機能があるが、ログからは現象の把握は容易ではないため、可視化が重要である

- ログでは、各コアのイベントが1次元で並んでいるため、コア間の関係が読み取りづらい

デッドロックが発生している例

```
[00690867]: [1]: enter to wai_sen semid=1.
[00691406]: [1]: leave to wai_sen state=0.
[00691582]: [2]: enter to wai_sen semid=1.
[00691595]: [2]: task 1 becomes WAIT.
[00691788]: [1]: enter to sig_sen semid=1.
[00691975]: [1]: leave to sig_sen state=0.
[00692360]: [2]: task 2 becomes RUNNABLE.
[00692484]: [2]: dispatch to task 2.
[00692586]: [2]: leave to wai_sen state=0.
[00692708]: [1]: enter to wai_sen semid=1.
[00692798]: [1]: task 1 becomes WAIT.
[00692914]: [2]: enter to wai_sen semid=2.
[00692920]: [2]: task 2 becomes WAIT.
```

8

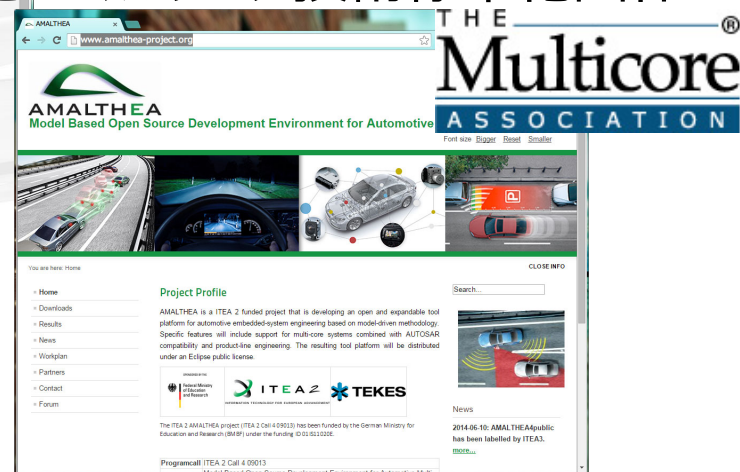
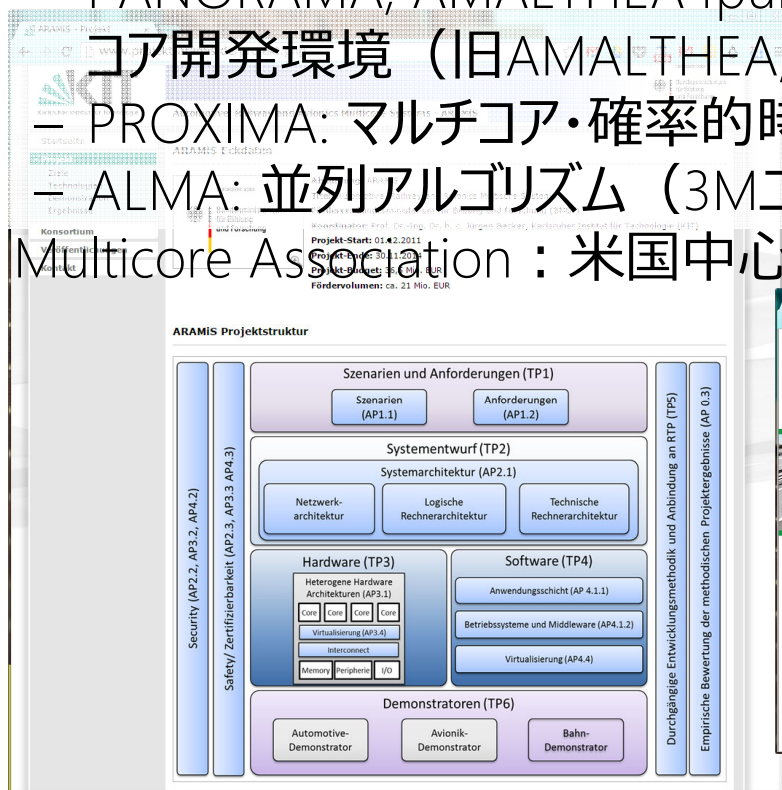


←マルチコア
技術導入ガイド

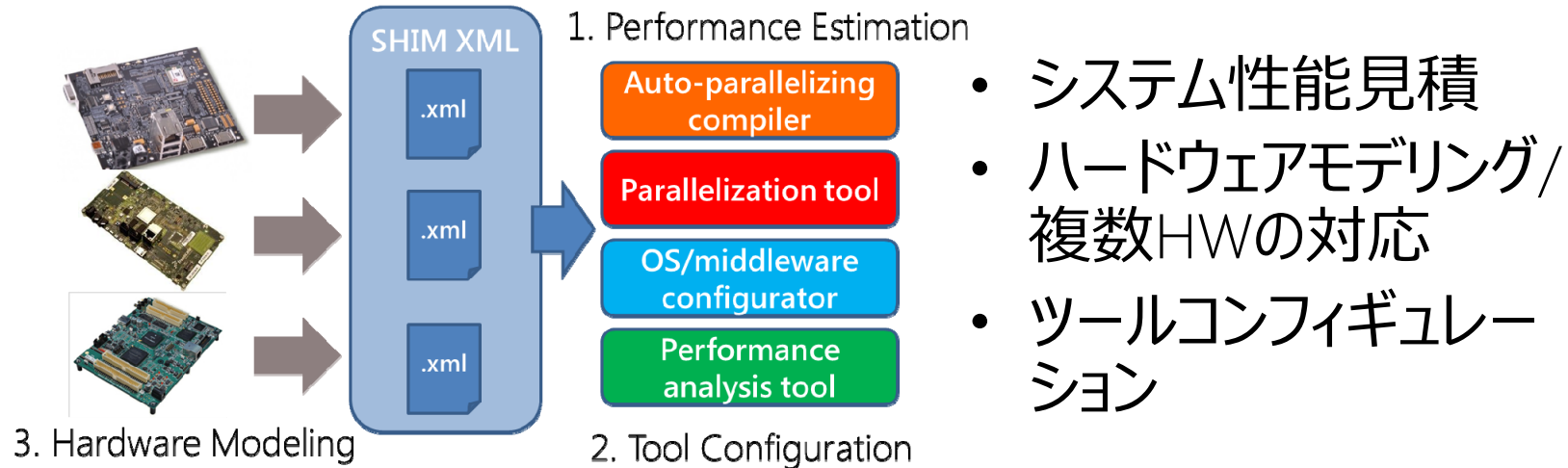
↑SHIM Editor

参考: 海外での組込みマルチコア活動

- EUのマルチコア向けプロジェクト（自動車/航空/鉄道）
 - ARAMIS II : 安全系マルチコアプラットフォーム（24Mユーロ）
 - PANORAMA, AMALTHEA4public, APP4MC : オープン・マルチコア開発環境（旧AMALTHEA, AMALTHEA2）
 - PROXIMA: マルチコア・確率的時間解析（7Mユーロ）
 - ALMA: 並列アルゴリズム（3Mユーロ→スピンアウト）など
- Multicore Association : 米国中心のマルチコア技術標準化団体



SHIMのユースケースとメリット



- マルチコアにおけるアプリケーション実行性能見積
- マルチコア選定時のアプリケーション実行性能比較
- 異なるマルチコアへのアプリケーション移植の際の性能見積
- 複数マルチコアをターゲットとしたソフトウェア部品開発
- 特定アプリケーション向けに特化したマルチコアを企画する際の性能評価
- マルチコア向け開発支援を行う各種ツールの開発コスト低減とSHIM対応ツールエコシステム