

Embedded  
Multicore  
Consortium

[www.embeddedmulticore.org](http://www.embeddedmulticore.org)

# 組込みマルチコアコンソーシアム

ハードベンダ/ソフトベンダ/メーカを繋ぎマルチコア活用を支援

2020-11

名古屋大学 枝廣 正人

イーソル(株) 権藤 正樹

ガイオテクノロジー(株) 岩井 陽二

# インテリジェント組み込みシステム 自動運転システム

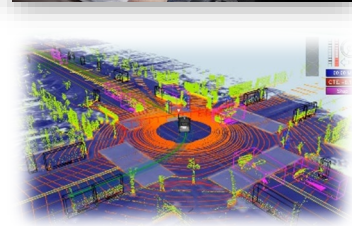
EMC  
設立動機

- 自動運転技術はロボット技術とも多くの共通要素を持つ、今後有望視されるインテリジェント組み込みシステムの一つ
- 自動運転に至るまでの多くの技術が段階的に実用化されつつある
- 自動運転における認知、判断では非常に大きなコンピューティングパワーが必要
- 操舵においても、例えば欧州OEMでは3コアは量産済み、次は6コアと述べている

これらのセンサー情報は「センサーフュージョンによって統合しており、車両周囲の状況を正確に把握できるようにした」(同社)とする。センサーフュージョンには、マルチコアのプロセッサーを使用したという。

※日経エレクトロニクス2014年10月13日号

「JETSON TK1」を搭載した  
車両による自動運転デモ



# 組込みマルチコアの課題

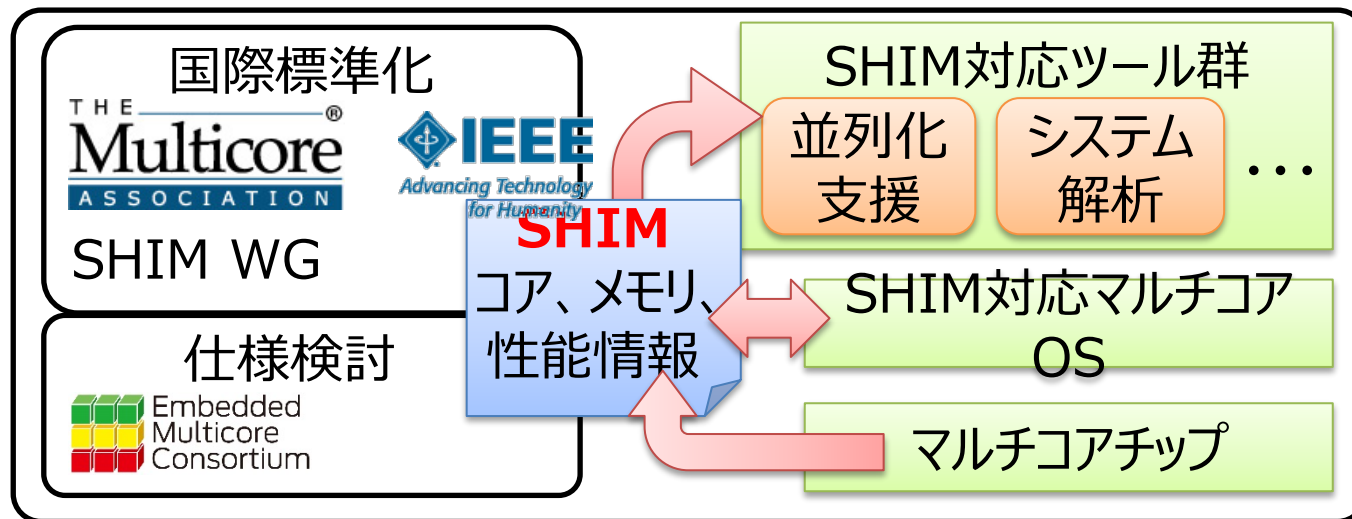
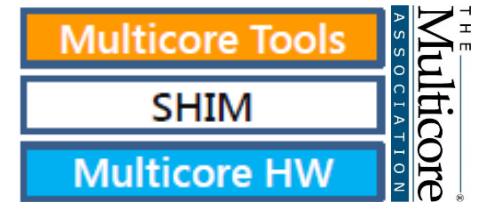
EMC  
設立動機

- マルチコアプロセッサはアーキテクチャの自由度が高く、各種ツールやプラットフォーム支援が重要
- 様々な並列化手法、ライブラリ、ツールを組合せるには様々な知見が必要
- システムベンダから半導体ベンダまで、すべての関連技術の協働が必要
- 関連業界で協力・連携し、(1) 活用支援、(2) ビジネス推進、(3) 市場の活性化貢献を実現することが必要

様々なベンダや大学が集まり連携するための場が求められている  
→2014年10月組込みマルチコアコンソーシアムを設立

# 組込みマルチコアコンソーシアムの取り組み

- SHIM 1.0 の標準化に貢献 (Software-Hardware Interface for Multi-many-core)
  - 多様なマルチコアチップを抽象化したXML記述
  - コア種類・数、メモリ配置、アドレスマップ、通信、コア→メモリ性能情報等が、数百ページの説明書を読まずとも、機械的に読める
  - 性能情報の例：コアAからメモリ番地Xにアクセスしたときの(best, typ, worst)レイテンシ
  - ツール群、OS等がSHIM対応することにより、多様なマルチコアチップを共通的に扱えるようにすることが目的



```

<MasterSlaveBinding slaveComponentRef="LRAM_B
  <Accessor masterComponentRef="CPU_B0C0P2">
    <PerformanceSet>
      <Performance>
        <accessTypeRef>Instruction_Fetch</acc
        <Pitch best="1.0" typical="1.0" worst
        <Latency best="1.0" typical="1.0" wor
      </Performance>
      <Performance>
        <accessTypeRef>Load_Aligned_Byte</acc
        <Pitch best="1.0" typical="1.0" worst
        <Latency best="1.0" typical="1.0" wor
      </Performance>
    </PerformanceSet>
  </Accessor>
</MasterSlaveBinding>
    
```

コア→メモリ性能情報  
SHIM記述例

# これまでの会員向け公開成果

- マルチコア技術導入ガイド
  - 主にマルチコア特有の技術に関し、基本的な事項を経験豊かな専門家によってわかりやすく解説
  - 本日の講演で一部紹介。昨年よりマルチコアサミット参加の希望者に配布
- SHIM利用文書およびサンプルプログラム類
- モデルベース並列化プログラム類（名古屋大版評価バイナリ配布）

### 1-2 可視化を行う理由 (2) OSオブジェクト状態の可視化

組み込みシステムではOS (RTOS) を使う事が多い、RTOSはOSオブジェクトの状態をログとして記録する機能があるが、ログからは現象の把握は容易ではないため、可視化が重要である

- ログでは、各コアのイベントが1次元で並んでいるため、コア間の関係が読み取りづらい

デッドロックが発生している例

```
[60690867]: [1]: enter to wai_sen semid=1.
[60691406]: [1]: leave to wai_sen state=0.
[60691582]: [2]: enter to wai_sen semid=1.
[60691593]: [2]: task 1 becomes WAIT.
[60691788]: [1]: enter to sig_sen semid=1.
[60691975]: [1]: leave to sig_sen state=0.
[60692360]: [2]: task 2 becomes RUNNABLE.
[60692484]: [2]: dispatch to task 2.
[60692586]: [2]: leave to wai_sen state=0.
[60692708]: [1]: enter to wai_sen semid=1.
[60692798]: [1]: task 1 becomes WAIT.
[60692914]: [2]: enter to wai_sen semid=2.
[60692920]: [2]: task 2 becomes WAIT.
```

8

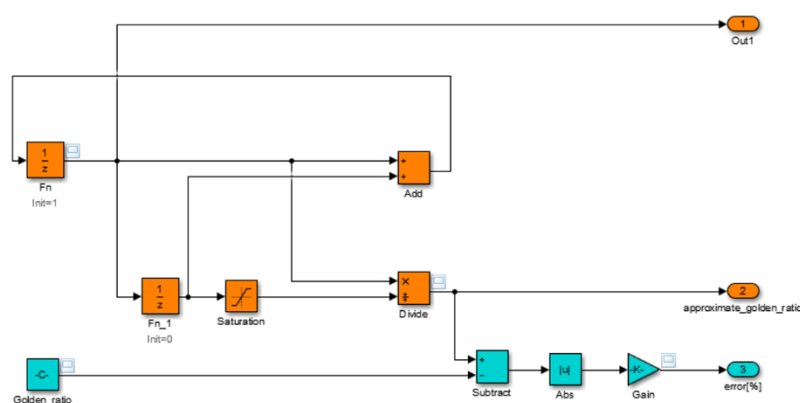
←マルチコア  
技術導入ガイド

SHIM Editor

↑SHIM Editor

# これまでの一般向け公開成果

- MCA MPP和訳 (Multicore Programming Practice)
  - マルチコアを利用するための基本知識とベストプラクティス集
  - 2017.3組込みマルチコアコンソーシアム ダウンロードページに公開
  - 2020.11現在 595ダウンロード
- モデルベース並列化サンプル
  - 簡単なサンプルモデルと結果



並列化モデル

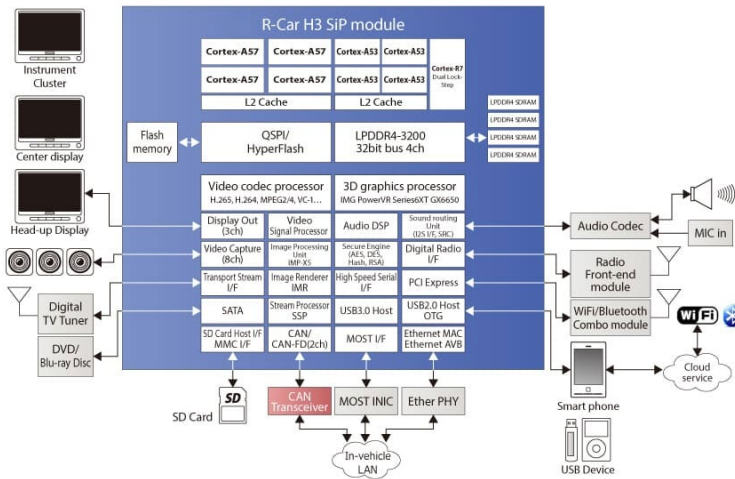
データ読み書き間の依存性は計算の部分的な順序を決定する。順序を制限するデータ依存には3つのタイプがあり、真のデータ依存、逆依存、出力依存がある。(図8)

真のデータ依存は、あるデータ値への書き込みが終わるまでは読み込みができないような操作間の順序を示す。これはアルゴリズム内の基本的な依存であるが、このデータ依存性の影響を最小化するようにアルゴリズムを改良することもできる場合もある。

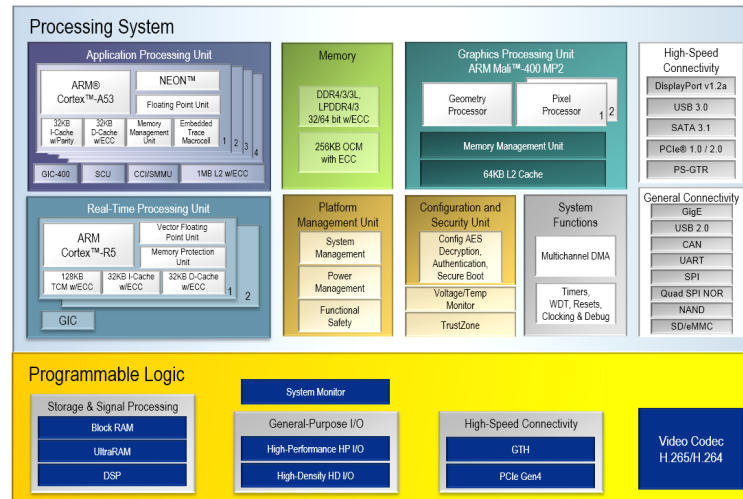
MPP

# AI向けに様々なヘテロジニアスSoCが登場

現状



R-Car H3  
 デュアルコアARM A57 CPU  
 クアッドコアARM A53 CPU  
 Video Codec, 3D Graphics,  
 Audio DSP, etc.  
 (Xilinx社WWWから転載)



Xilinx Zynq UltraScale+ EV  
 FPGA  
 クアッドコアARM A57 CPU  
 デュアルコアARM R5 CPU  
 ARM Mali GPU  
 (Xilinx社WWWから転載)



NVIDIA Jetson Nano  
 128コアNVIDIA Maxwell GPU  
 クアッドコアARM A57 CPU  
 (NVIDIA社WWWから転載)

# さらに多くのAIエッジプロセッサの研究開発

(2018年NEDO AIエッジPJ 委託予定先資料より)



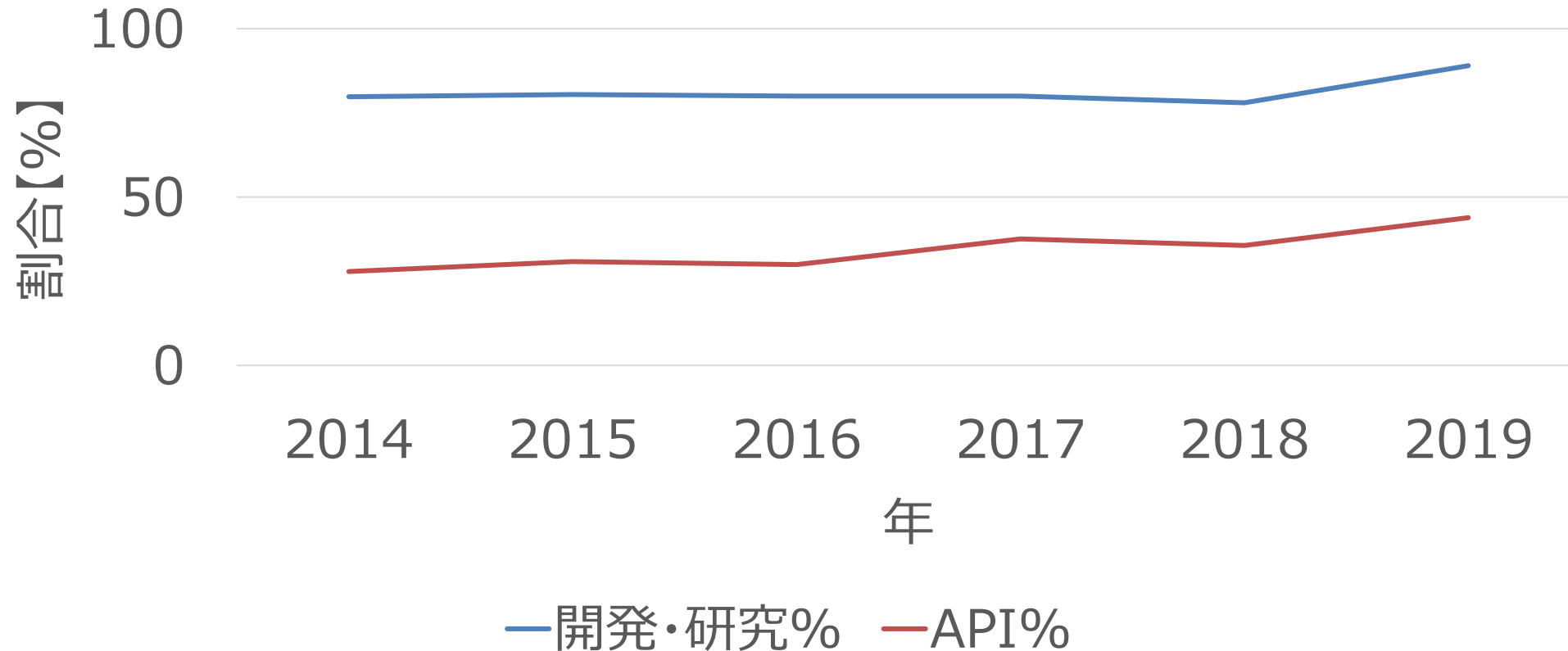
【研究開発枠】

No.	テーマ名	委託予定先
1	スケーラブルなエッジHPCを実現するOS統合型プラットフォームの研究開発	イーソル株式会社 国立大学法人名古屋大学 ←ソフトウェアプラットフォーム
2	ソフトテンソルプロセッサによる超広範囲センシングAIエッジ技術の研究開発	沖電気工業株式会社 公立大学法人会津大学 総合警備保障株式会社 ジャパンマリンユナイテッド株式会社 ←ハードウェア
3	5G時代を見据えた高度自律的学習機能搭載のためのAIエッジコンピューティング技術の研究開発	KDDI株式会社 株式会社アラヤ ←アルゴリズム
4	進化型・低消費電力AI エッジLSI の研究開発	株式会社ソシオネクスト ArchiTek株式会社 株式会社豊田自動織機 ←ハードウェア
5	完全自動運転に向けたシステムオンチップとソフトウェアプラットフォームの研究開発	国立大学法人東京大学 株式会社アクセル 国立大学法人埼玉大学 株式会社ティアフォー ←ハードウェア
6	不揮発省電力FPGAコアを用いた低遅延AI処理コンピューティング技術の研究開発	日本電気株式会社 ←ハードウェア
7	動的再構成技術を活用した組み込みAIシステムの研究開発	ルネサスエレクトロニクス株式会社 三菱電機株式会社 SOINN株式会社 国立大学法人北海道大学 ←ハードウェア



# しかし、まだまだマルチコア技術者は少ない

マルチコアサミット アンケート回答者の中での  
製品・研究開発者および並列API利用者の割合

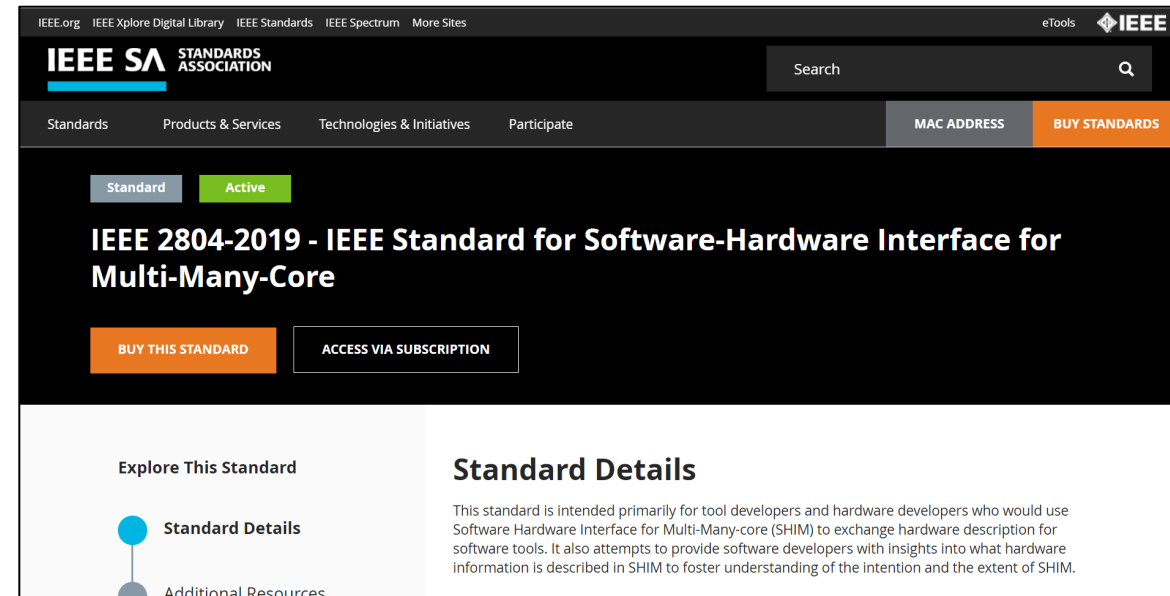


# 組込みマルチコアコンソーシアム最近の取り組み

- SHIM2.0
  - 2019年IEEE標準化
  - ヘテロジニアス拡張、アーキテクチャ詳細記述、電力記述, etc.
- ヘテロジニアス・アーキテクチャ向けモデルベース並列化
  - 本日の講演「HS-MBP: FPGA混在ヘテロジニアスマルチコア向けモデルベース開発環境の紹介」
- マルチコア向けプログラミング手法
  - 本日の講演「初心者がマルチコアソフト開発を成功させるポイント」

# SHIM2.0がIEEE標準に！

- SHIM2.0では以下の課題について強化
  - ヘテロジニアス対応 / LLVM-IRでは表しきれない命令
    - ハードウェアが持つ画処理・知能処理関数アクセラレータ等
  - 電力見積
    - DVFS (Dynamic Voltage & Frequency Scaling)
  - 通信競合
    - 特にマルチコアでの見積に重要
  - アーキテクチャの表現強化
    - Out-of-Order, SIMDなど
  - キャッシュ/メモリアーキテクチャの表現強化
  - モジュール化による記述量削減
  - etc.
- IEEE標準として承認



The screenshot shows the IEEE Standards Association website for the IEEE 2804-2019 standard. The page features a dark header with the IEEE logo and navigation links. Below the header, there are tabs for 'Standard' and 'Active'. The main content area displays the title 'IEEE 2804-2019 - IEEE Standard for Software-Hardware Interface for Multi-Many-Core' and two buttons: 'BUY THIS STANDARD' and 'ACCESS VIA SUBSCRIPTION'. Below this, there are sections for 'Explore This Standard' and 'Standard Details'. The 'Standard Details' section includes a description of the standard's purpose for tool and hardware developers.

# コンソーシアム活動

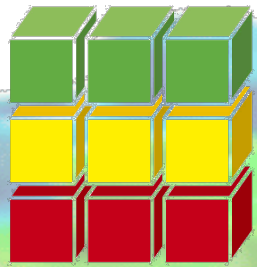
- マルチコア向け開発支援ツールのためのハードウェア抽象化記述SHIM標準化と導入支援 (SHIM委員会)
  - SHIM (Software-Hardware Interface for Multi-Many-Core)
  - SHIM WG, Multicore Association (Chair: M. Gondo (eSOL))
  - NEDO省エネPJから仕様提案、MCA標準として2015年2月V1.0、2019年1月V2.0、2019年秋IEEE標準に
- リファレンスとしてSHIMを利用したマルチコア向け設計支援ツール群を開発
  - MCAとしても公開するSHIM Editorと性能計測ツールに加え、設計支援ツール群を会員向けに無償公開。所定の期間経過後に一般にも公開する可能性有
  - モデルベース並列化委員会
- 様々な並列化手法の知見共有とガイドラインの検討
  - マルチコア適用委員会
- セミナー開催、技術情報提供、MCAとの連携

# 今後のEMC

- SHIM2.0のIEC標準化、SHIM3へ
  - SHIM3ではプラットフォーム（基本ソフトウェア含む）のレイテンシについて検討
- ヘテロジニアス向けMBPをはじめとしたツール類の会員向け公開
- マルチコア初心者が開発を成功させるための方法論
- マルチコアに関する知見のフィードバック
  - マルチコア駆け込み寺
  - アンケートにご記入ください
- 活動にご意見をいただくとともに一緒に検討しましょう！

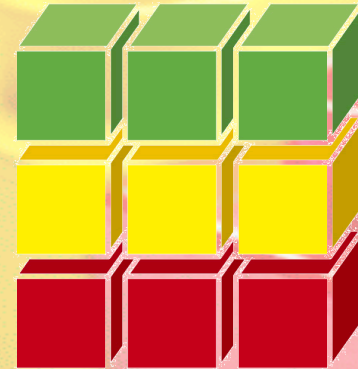
# メンバーシップ

- 会員（2020年11月現在14団体）
  - アイシン精機、ルネサス エレクトロニクス、NSITEXE、eSOL、ガイオテクノロジー、萩原エレクトロニクス、三菱電機、大阪大学、埼玉大学、名古屋大学、早稲田大学アドバンスドマルチコアプロセス研究所、他
  - 相互協力：JASA、MCA(Multicore Association)
- メンバーシップ構成
  - 正会員（入会金なし、年会費20万） 準会員、特別会員
  - 詳細は <http://www.embeddedmulticore.org/>
- （参考）SHIM WG Primary Contributing Members
  - Cavium Networks, CriticalBlue, eSOL, Freescale, Nagoya University, PolyCore Software, Renesas, Texas Instruments, TOPS Systems, Vector Fabrics, and Wind River.



Embedded  
Multicore  
Consortium

[www.embeddedmulticore.org](http://www.embeddedmulticore.org)



Embedded  
Multicore  
Consortium

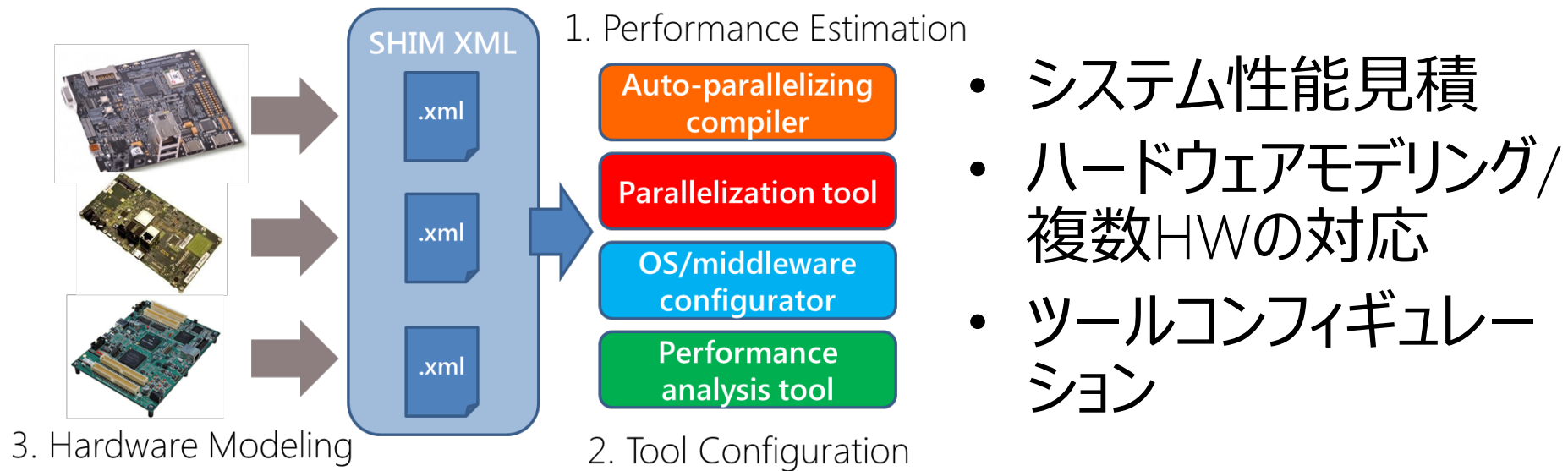
[www.embeddedmulticore.org](http://www.embeddedmulticore.org)

# SHIM委員会

- WG構成
  - 委員長：権藤（イーソル）
- 活動計画
  - 定例委員会を開催
- 期間：2015/3～2021/3（原則として継続）
- 対象：SHIM仕様及びその適用
- 最近の話題
  - SHIM v2.0、2019年1月MCAより公開、IEEE標準に
    - パイプラインアーキテクチャ、メモリ階層、バス・ネットワーク、電力、ヘテロジニアス構造、などを強化
  - SHIM v3.0 検討開始

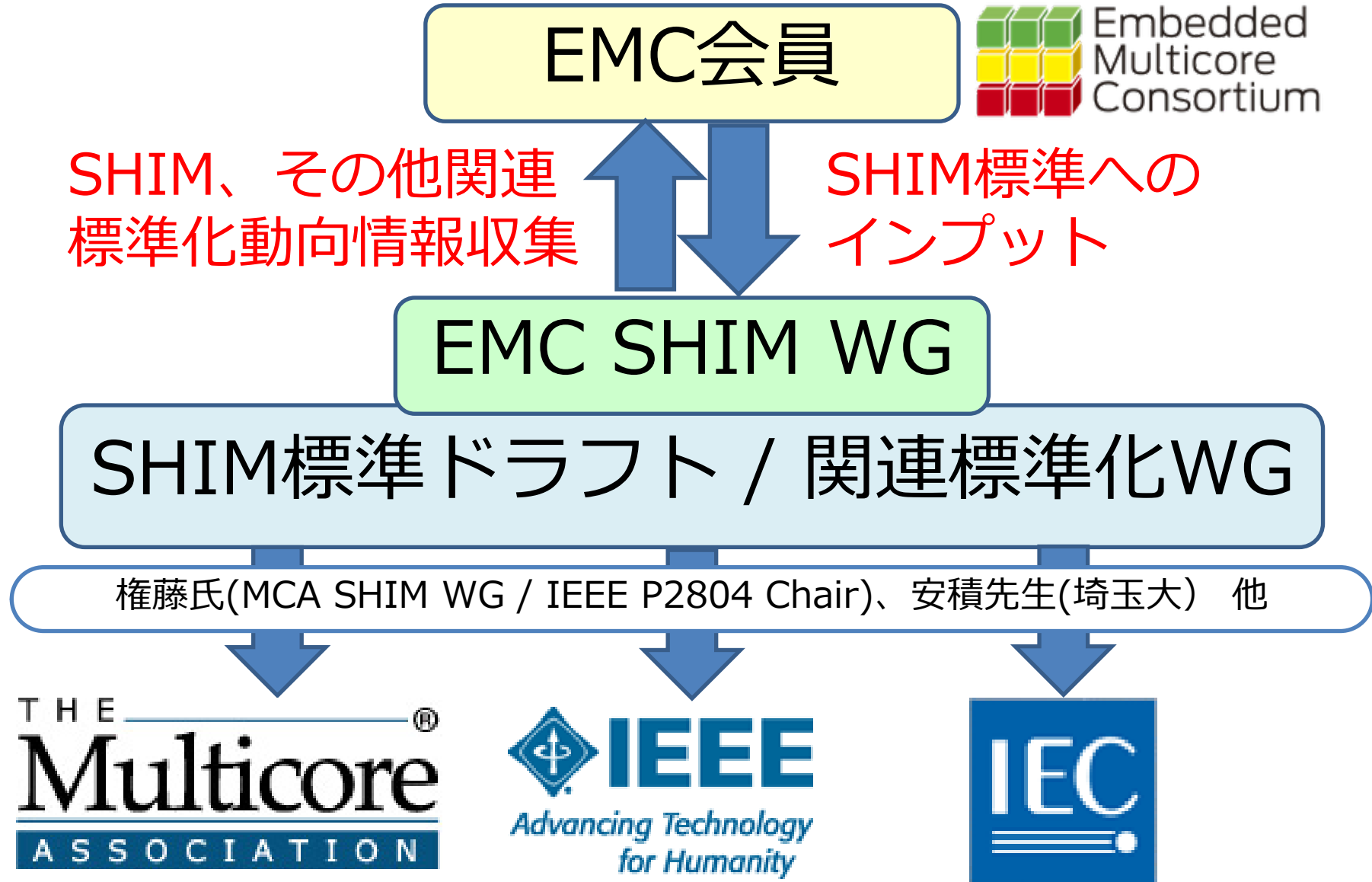


# SHIMのユースケースとメリット



- マルチコアにおけるアプリケーション実行性能見積
- マルチコア選定時のアプリケーション実行性能比較
- 異なるマルチコアへのアプリケーション移植の際の性能見積
- 複数マルチコアをターゲットとしたソフトウェア部品開発
- 特定アプリケーション向けに特化したマルチコアを企画する際の性能評価
- マルチコア向け開発支援を行う各種ツールの開発コスト低減とSHIM対応ツールエコシステム

# SHIM委員会と会員メリット



# モデルベース並列化委員会 (MBP)

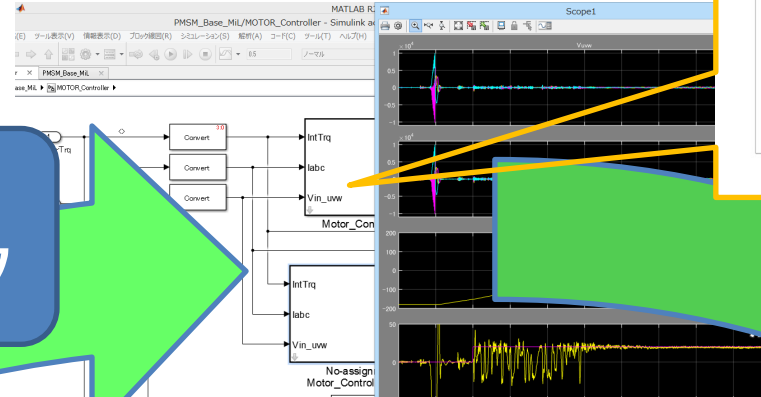
- WG構成
  - 委員長：枝廣（名大）
- 活動計画
  - 定例委員会を開催
- 期間：2015/3～2021/3（原則として継続）
- 対象：Simulinkモデルベースからマルチコア向けの設計方法論
  
- 資料参照（ET2020 名古屋大学ブース）
  - ヘテロジニアス・アーキテクチャ対応
  - 開発プロセス・ツール体系

# モデルベース並列化 (MBP)

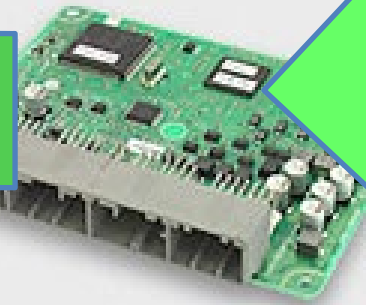
制御設計に  
フィードバック

制御設計での並列性考慮が  
実機での制御性能・実装性能の鍵

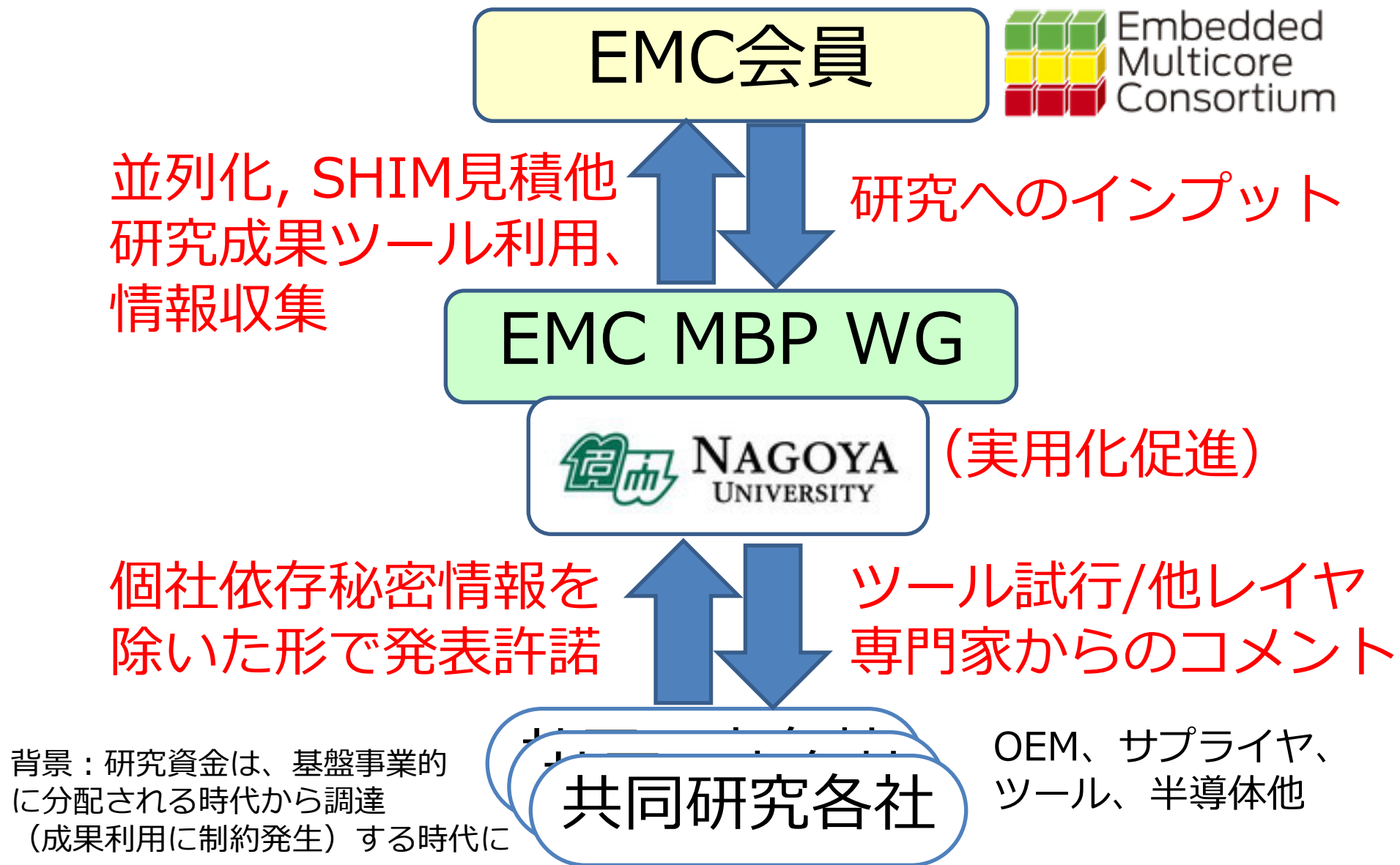
モデルレベルで  
並列性を抽出し、  
並列化コード生成



ハイブリッド専用ECU



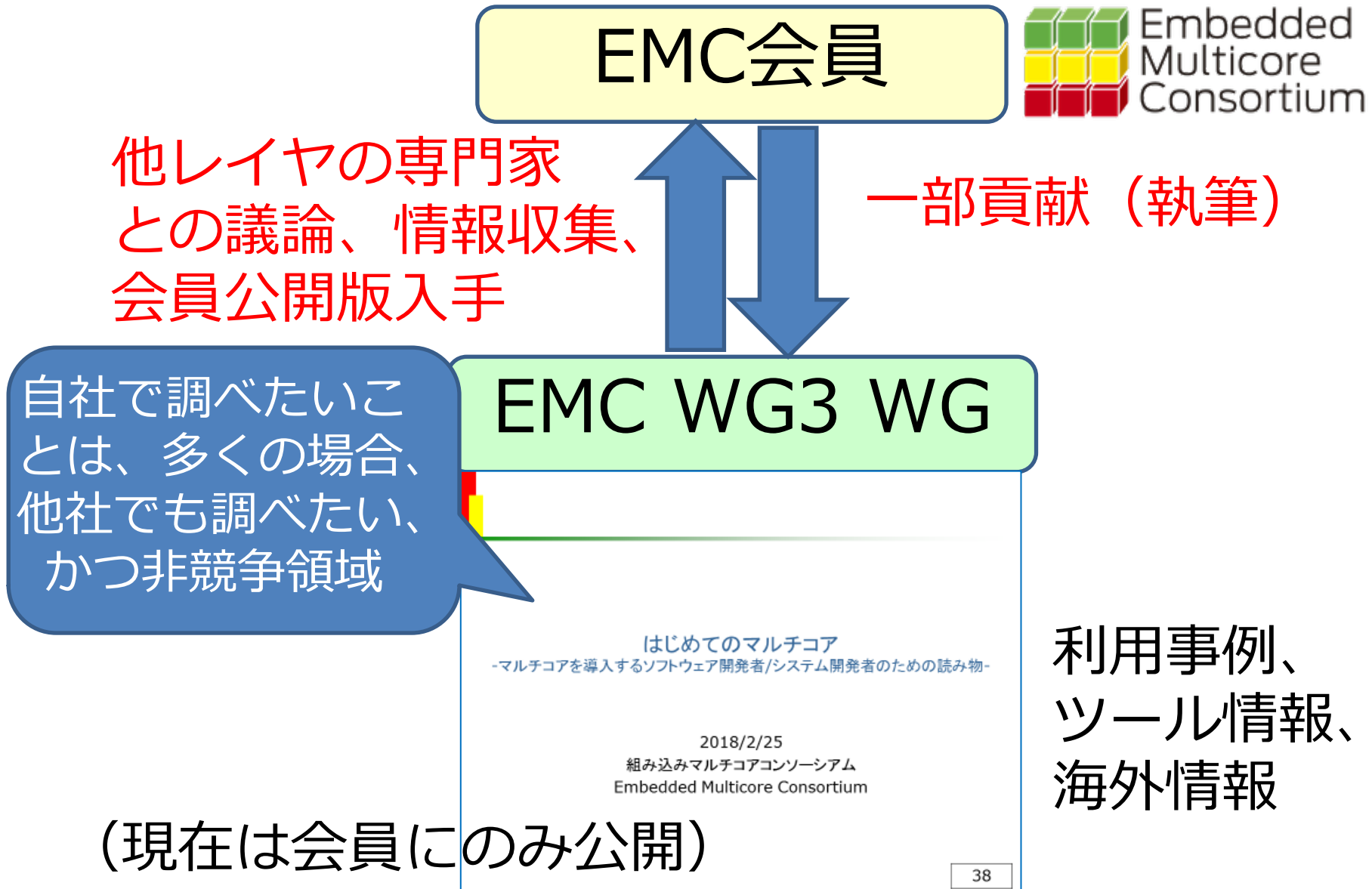
# MBP委員会と会員メリット



# マルチコア適用委員会 (WG3)

- WG構成
  - 委員長：岩井（ガイオテクノロジー）
- 活動計画
  - 定例委員会を開催
- 期間：2017/1～2021/3（原則として継続）
- 対象：マルチコアを積極的に活用する方法やマテリアル
- 最近の話題
  - 「マルチコア技術導入ガイド」
    - 講演「『マルチコア技術導入ガイド』の紹介」
  - 知見のフィードバック
    - マルチコアに関する相談⇒アンケート
    - 実証プロジェクト

# マルチコア適用委員会と会員メリット



# 参考: 海外での組込みマルチコア活動

- EUのマルチコア向けプロジェクト（自動車/航空/鉄道）
  - ARAMIS II : 安全系マルチコアプラットフォーム（24Mユーロ）
  - PANORAMA, AMALTHEA4public, APP4MC : オープン・マルチコア開発環境（旧AMALTHEA, AMALTHEA2）
  - PROXIMA: マルチコア・確率的時間解析（7Mユーロ）
  - ALMA: 並列アルゴリズム（3Mユーロ→スピンアウト）など
- Multicore Association : 米国中心のマルチコア技術標準化団体

